مقاله پژوهشی

تحلیل و پیاده‌سازی یک مبدل DC-DC کاهنده با روش کنترلی جدید به‌منظور کاهش تلفات مبدل

محمدرضا بنائی و سجاد قابلی ثانی

چکیده: در این مقاله، یک مبدل کاهنده مبتنی بر مبدل‌های باک و باک- بوست با استفاده از روش کاهش تلفات پیشنهاد شده است. در پیاده‌سازی مبدل پیشنهادی از خازن‌های غیر الکترولیتی استفاده شده که منجر به افزایش طول عمر و کاهش وزن و حجم مدار گردیده است. در این مقاله، مبدل پیشنهادی با سایر مبدل‌های کاهنده مورد مقایسه قرار گرفته است. به‌منظور افزایش بازدهی مبدل نسبت به ساختارهای دیگر از روشی مبتنی بر تعیین چرخه‌های کاری به‌منظور کاهش تلفات مبدل استفاده شده که منجر به افزایش بازدهی خروجی مبدل گردیده است. همچنین به‌منظور نمایش تغییرات بازدهی با استفاده از روش پیشنهادی نسبت به روش متداول، بازدهی مبدل توسط محاسبات تئوری تحت شرایط واقعی، محاسبه و خروجی نتایج تلفات مقایسه شده است. علاوه بر این، مبدل پیشنهادی از مزیت زمین مشترک با منبع ورودی برخوردار بوده و دارای بهره کاهندگی مناسب می‌باشد. نهایتاً این مبدل به‌صورت برد چاپی پیاده‌سازی شده و تحت توان خروجی ۱۰۰ وات مورد بررسی قرار گرفته است.

کلیدواژه: **مبدل کاهنده، مبدل دوکلیده، روش کنترلی، کاهش تلفات.**

۱- مقدمه

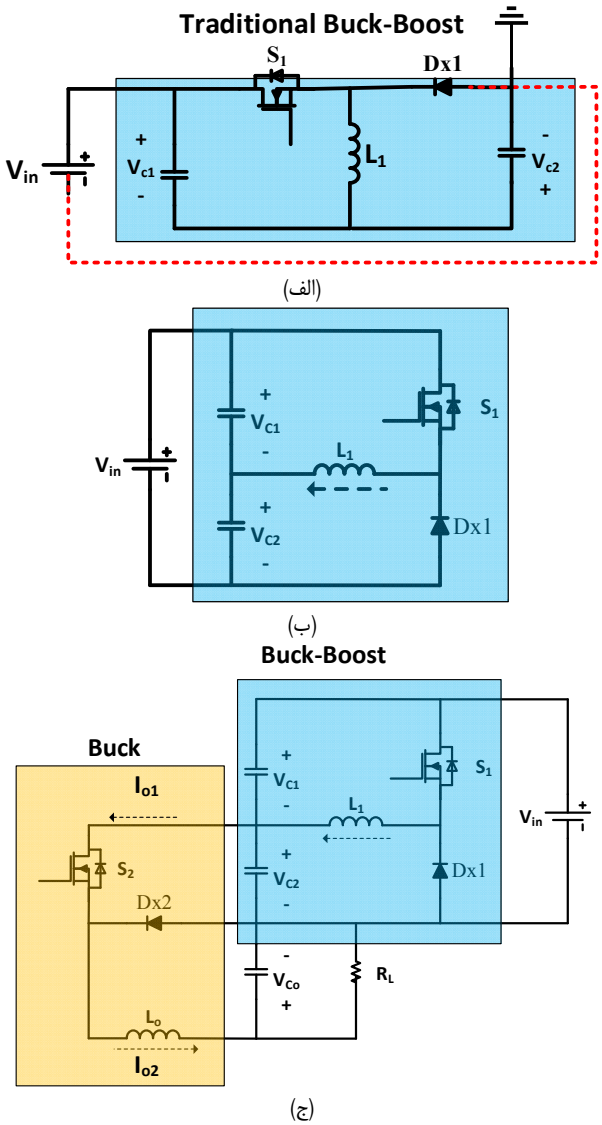
مبدل‌های DC-DC با بهره ولتاژ پایین به‌طور گسترده در کاربردهای مختلفی مانند دستگاه‌های الکترونیکی قابل حمل، الکترونیک خودرو، سیستم‌های انرژی تجدیدپذیر و بسیاری موارد دیگر استفاده می‌شوند. این مبدل‌ها با تبدیل مؤثر ورودی DC ولتاژ بالا به خروجی DC ولتاژ پایین، نقش مهمی در مدیریت توان دارند. مزیت اصلی این مبدل‌ها، توانایی آنها در پایین‌آوردن ولتاژ ورودی و ایجاد بازدهی بالاست که منجر به کاهش تلفات و افزایش طول عمر مبدل خواهد شد. مبدل‌های باک دارای مشکلاتی همچون تلفات هدایت و کلیدزنی، تنش ولتاژ بیش از حد بر روی عناصر نیمه‌هادی، ریپل‌های جریان بزرگ و بازدهی کمتر نسبت به عملکرد معمول مبدل هستند. محققان بر روی طیف وسیعی از مبدل‌های DC-DC ولتاژ پایین کار می‌کنند که می‌توانند انرژی لازم برای بارهای DC با جریان بالا را تأمین نمایند [۱] تا [۴]. مبدل‌های باک دارای مشکلاتی همچون تلفات هدایت و کلیدزنی، تنش ولتاژ بیش از حد بر روی عناصر نیمه‌هادی، ریپل‌های جریان بزرگ و بازدهی کمتر نسبت به عملکرد معمول مبدل هستند. بدین منظور، محققان بر روی طیف وسیعی از مبدل‌های DC-DC ولتاژ پایین کار می‌کنند که می‌توانند انرژی لازم برای بارهای DC با جریان بالا را تأمین نمایند. مبدل‌های TI[1] نوعی از مبدل‌های دارای سلف هستند که در آنها یک شاخه از مسیر سیم‌پیچی جدا شده است. در این مبدل‌ها به‌منظور بازیابی انرژی ازدست‌رفته، یک مبدل کاهنده TI جدید با یک مدار کلمپ بدون اتلاف که توان مورد نظر را به خروجی منتقل می‌کند در [۵] پیشنهاد شده است. همچنین با استفاده از یک سلف (TI) و طراحی نوآورانه‌ای که در [۶] پیشنهاد گردیده، قابلیت کاهش بیشتر بهره با استفاده از چرخه کاری فراهم شده است. با وجود این به دلیل استرس ولتاژ بالای عناصر کلیدزنی، این مبدل‌ها برای استفاده در ولتاژهای بالا مناسب نیستند. در [۷] یک مبدل DC-DC کاهنده جدید بدون ترانسفورماتور ارائه شده که دارای خروجی اینترلیود بوده و دارای تنش ولتاژ پایین روی نیمه‌رساناها می‌باشد. با وجود تنش کم در این مبدل، کلیدزنی سخت، وجود تعداد زیادی از عناصر و نداشتن زمین مشترک بین ورودی و خروجی از جمله معایب این ساختار می‌باشد. این مبدل همچنین از یک سلف تزویج در ورودی و یک ترانسفورماتور در خروجی استفاده می‌کند و بهره ولتاژ، کاهش قابل توجهی نداشته است. مبدل دارای چهار کلید قدرت بوده و به چهار مدار درایور گیت نیاز دارد. مراجع [۸] و [۹] دو مبدل باک را که از خازن کلمپ سری و روش TI بهره می‌برند پیشنهاد می‌کنند. چرخه کاری توسعه‌یافته و کلیدهای قدرت بدون ولتاژ ضربه از جمله مزایای این مبدل‌ها هستند. با این حال، این ساختارها استرس ولتاژ بالایی بر روی کلید اصلی داشته و دارای جریان خروجی ناپیوسته هستند. یک مبدل باک شبه‌کوادراتیک جدید که در [۱۰] ارائه شده است، بهره کاهندگی بالایی را بدون استفاده از ترانسفورماتور فراهم می‌کند. این مبدل دارای ساختار ساده‌تر و بهره پایین‌تر نسبت به مبدل باک است و به دلیل تنش ولتاژ بالا روی سوئیچ‌ها، کلیدزنی سخت و وجود یک سلف در خروجی برای کاربردهایی که به جریان خروجی قابل توجهی نیاز دارند، مناسب نخواهد بود. در [۱۱] یک مبدل ابتکاری DC-DC با تعداد عناصر پایین و بهره ولتاژ پایین پیشنهاد شده که در آن با وجود کاهش تعداد المان‌ها، استرس ولتاژ بر روی عناصر نیمه‌هادی افزایش یافته، ریپل ولتاژ خروجی بزرگ‌تر شده و محدوده محدود تغییرات ولتاژ خروجی کاهش یافته است. یک راه حل جایگزین برای مسئله تنش ولتاژ با استفاده از یک مبدل باک کوادراتیک در [۱۲] ارائه شده که این مبدل تنها از یک کلید قدرت فعال استفاده می‌کند و می‌تواند ولتاژ ورودی را کاهش یا افزایش دهد؛ در حالی که مبدل‌های باک- بوست کوادراتیک تک‌سوئیچ موجود، تنها می‌توانند در

این مقاله در تاریخ ۳ اردیبهشت ماه ۱۴۰۲ دریافت و در تاریخ ۹ مرداد ماه ۱۴۰۲ بازنگری شد.

محمدرضا بنائی (نویسنده مسئول)، دانشکده فنی و مهندسی، دانشگاه شهید مدنی آذربایجان، تبریز، ایران، (email: m.banaei@azaruniv.ac.ir).

سجاد قابلی ثانی، دانشکده فنی و مهندسی، دانشگاه شهید مدنی آذربایجان، تبریز، ایران، (email: s.gabelisani@azaruniv.ac.ir).

1. Tapped Inductor



شکل ۱: ساختار کلی ترکیب مبدل کاهنده پیشنهادی، (الف) مبدل باک- بوست متداول با تغییر اتصال منبع ورودی، (ب) بلوک کاهنده افزاینده مرتب‌شده و (ج) مبدل کاهنده پیشنهادی.

حالت افزاینده یا کاهنده کار کنند. علاوه بر این، مبدل‌های باک با خازن‌های کلیدزنی‌شده، راه حل دیگری برای تولید بهره کاهندگی بالا هستند [۱۳].

در [۱۴] و [۱۵]، برخی از استراتژی‌ها برای محدودکردن حداکثر ولتاژ کلیدزنی ساختارهای مبدل سه‌سطحی ایزوله‌نشده بررسی شده‌اند. همچنین این ساختارها از کاهش اندازه فیلتر خروجی و ریپل جریان بهره می‌برند. از سوی دیگر، بهره ولتاژ این مبدل‌ها مشابه با بهره ولتاژ مبدل‌های باک معمولی است؛ بنابراین نمی‌توان از آنها برای کاربردهای کاهندگی بالا استفاده کرد. ساختار [۱۶] یک مبدل باک با خازن سری‌شده را پیشنهاد می‌دهد. مبدل خازن، بازه چرخه کاری را افزایش می‌دهد و همچنین با اضافه‌کردن یک تانک تشدیدی به خازن Cs، یک مبدل باک تشدیدی سری ایجاد می‌کند. در این مبدل، کلیدهای سمت ولتاژ پایین با ولتاژ صفر، خاموش و کلیدهای سمت ولتاژ بالا با همان وضعیت روشن می‌شوند. همچنین افزایش تنش ولتاژ در کلیدهای سمت ولتاژ پایین به دلیل تانک تشدیدی رخ می‌دهد. مبدل‌های اینترلیود می‌توانند ریپل جریان را کاهش دهند که ساختار اصلاح‌شده در [۱۷] آمده است. تعداد عناصر، یکی از پارامترهای دیگری است که بازدهی، قابلیت اطمینان، حجم و پیاده‌سازی مبدل را تحت تأثیر قرار می‌دهد. یک ساختار DC-DC جدید با بهره کاهندگی قابل توجه در [۱۸] پیشنهاد شده است. این مبدل دارای شش کلید قدرت بوده و بر این اساس، شش عدد گیت درایور برای پیاده‌سازی آن مورد نیاز خواهد بود که منجر به پیچیدگی کنترل مبدل شده است. در [۱۹] یک مبدل مبتنی بر دو مبدل باک سری‌شده آمده است. در این مقاله با تغییر محل قرارگیری سلف، جریان خروجی بین دو سلف مبدل به اشتراک گذاشته شده که موجب کاهش ابعاد عناصر مغناطیس‌کنندگی گردیده است. همچنین در [۲۰] یک مبدل ماژولار مبتنی بر مبدل باک- بوست به‌منظور کاهش ولتاژ ورودی برای استفاده در کاربردهای ولتاژ پیشنهاد گردیده است. در این مقاله تمرکز بر پخش یکسان ولتاژ بین ماژول‌های سری‌شده می‌باشد تا با استفاده از تعداد بیشتر ماژول‌های سری‌شده، مبدل مورد نظر برای کاربردهای ولتاژ متوسط مناسب باشد.

۲- اصول عملکردی مبدل پیشنهادی

مبدل کاهنده پیشنهادی، ترکیبی از دو مبدل باک- بوست و باک متداول می‌باشد. در این مبدل از یک مبدل کاهنده- افزاینده به نحوی استفاده شده که بهره کاهنده داشته باشد. در شکل ۱- الف تغییر اتصال منبع تغذیه ورودی به مبدل باک- بوست نمایش داده شده است. با مرتب‌سازی شکل ۱- الف، مبدل شکل ۱- ب به‌دست می‌آید. خروجی خازن C_2 ولتاژ کاهندگی با بهره D_1 دارد که در بخش‌های بعدی محاسبه شده است. با ترکیب مبدل شکل ۱- ب به همراه یک مبدل باک به‌صورت سری‌شده، مبدل شکل ۱- ج به‌دست می‌آید. همچنین بهره مبدل کاهنده دوم برابر با D_2 است و بنابراین بهره کل مبدل برابر با حاصل‌ضرب این دو بهره خواهد بود.

برای مبدل پیشنهادی، مدهای عملکرد مداری در مد کاری پیوسته CCM[1] با توجه به وضعیت کلیدهای S_1 و S_2 به‌صورت شکل ۲ است.

مد کاری اول، شکل ۲- الف) در این مد کاری، گیت هر دو کلید S_1 و S_2 همزمان تحریک می‌شود و این کلیدهای قدرت به حالت وصل تغییر حالت می‌دهند. در این مد، دیودهای Dx_1 و Dx_2 قطع بوده و سلف‌های L_1 و L_o در حال شارژ هستند. همچنین خازن‌های C_1 و C_2 در حال دشارژ و خازن C_o در حال شارژ می‌باشد.

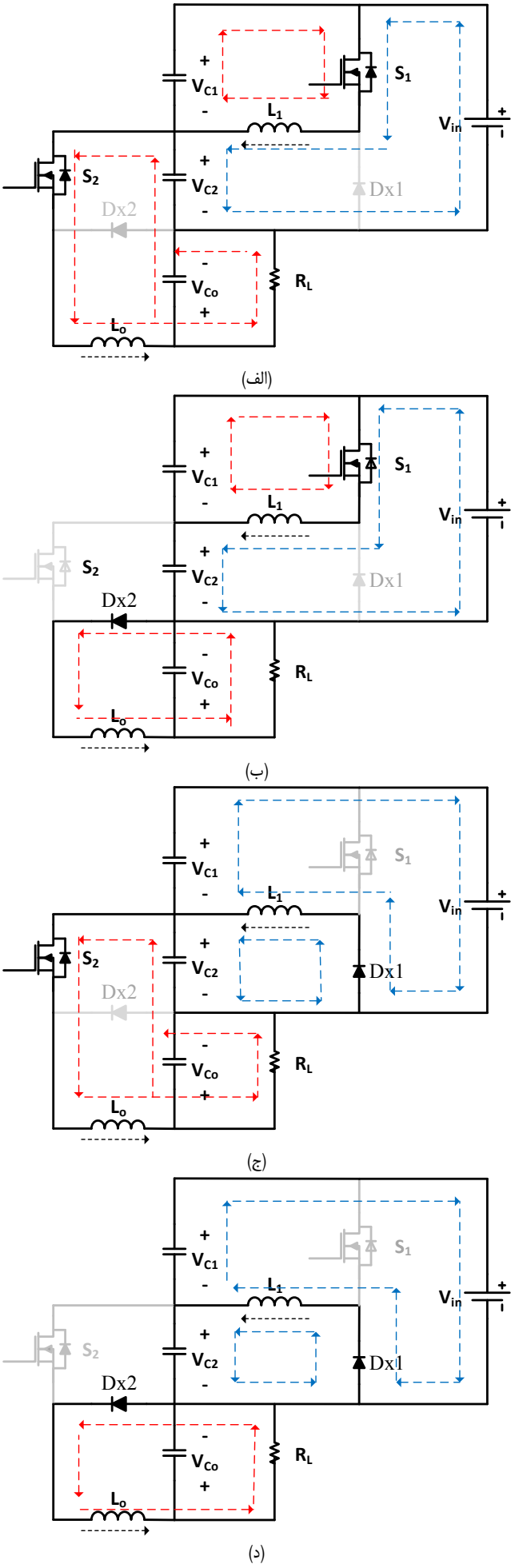
مد کاری دوم، $D_1 > D_2$، شکل ۲- ب) در این مد کاری، کلید S_1 همچنان وصل بوده و کلید S_2 خاموش می‌شود. در این مد، دیودهای Dx_1 و Dx_2 به ترتیب در حالت قطع و وصل بوده و سلف‌های L_1 و L_o به ترتیب در حالت شارژ و دشارژ هستند. همچنین خازن‌های C_1 و C_o در حال دشارژ و خازن C_2 در حال شارژ می‌باشد.

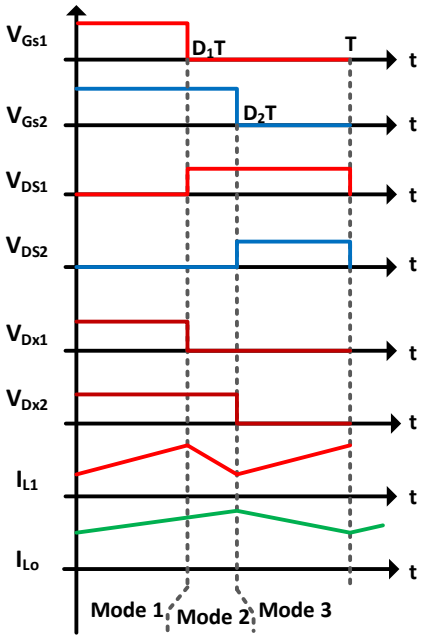
مد کاری دوم، $D_1 < D_2$، شکل ۲- ج) در این مد کاری، کلید S_2 همچنان وصل بوده و کلید S_1 خاموش می‌شود. در این مد، دیودهای Dx_1 و Dx_2 به ترتیب در حالت وصل و قطع بوده و سلف‌های L_1 و L_o به ترتیب در حالت دشارژ و شارژ هستند. همچنین خازن C_1 در حال دشارژ و خازن‌های C_2 و C_o در حال شارژ می‌باشد.

مد کاری سوم، شکل ۲- د) در این مد کاری، گیت هر دو کلید S_1 و S_2 پالسی دریافت نمی‌کند و هر دو کلید قدرت به حالت خاموش تغییر حالت می‌دهند. در این مد، دیودهای Dx_1 و Dx_2 وصل بوده و سلف‌های L_1 و L_o در حال دشارژ هستند. همچنین خازن C_1 در حال دشارژ و خازن‌های C_o و C_2 در حال شارژ می‌باشد.

همچنین شکل موج‌های اساسی تئوری مبدل در شکل ۲- ه نمایش داده شده است.

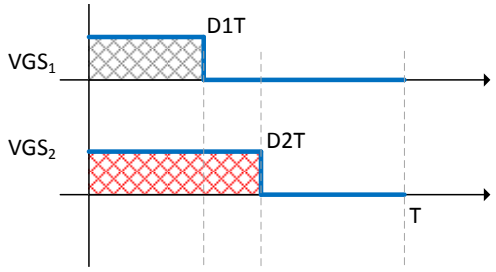
1. Continuous Conduction Mode





(ه)

شکل ۲: مدهای کاری مبدل پیشنهادی، (الف) هر دو کلید S_1 و S_2 روشن، (ب) S_1 روشن و S_2 خاموش، (ج) S_1 خاموش و S_2 روشن، (د) هر دو کلید S_1 و S_2 خاموش و (ه) شکل موج‌های اساسی مبدل کاهنده در روش پیشنهادی با فرض $D_2 > D_1$.



شکل ۳: نحوه پالس‌دهی مبدل پیشنهادی گیت- سورس کلیدهای S_1 و S_2.

۲-۱ تحلیل مبدل در حالت عملکردی پایدار

برای مبدل پیشنهادی، روابط ریاضی اساسی در حالت مد عملکردی پیوسته در این بخش مورد بررسی و تحلیل قرار گرفته است. در این بخش فرض شده که مقادیر خازن‌ها به میزان کافی بزرگ بوده و ولتاژ روی آنها ثابت در نظر گرفته شده است. پالس‌دهی مبدل پیشنهادی برای گیت کلیدهای S_1 و S_2 به‌صورت شکل ۳ بوده که طبق شکل، چرخه کاری کلید S_1 برابر با D_1 و برای کلید S_2 برابر با D_2 است. با توجه به اینکه بهره مبدل کاهنده- افزاینده متداول برابر با $V_{C2}/V_{C1} = D_1/(1-D_1)$ می‌باشد و از طرفی طبق KVL در شکل ۱ برای V_{C2}/V_{in} داریم

$$\begin{cases} KVL: V_{in} = V_{C1} + V_{C2} \\ V_{C1} = \dfrac{1-D_1}{D_1} V_{C2} \end{cases} \rightarrow \frac{V_{C2}}{V_{in}} = D_1 \qquad (1)$$

بدین ترتیب با توجه به اینکه مبدل باک سری‌شده دارای ولتاژ ورودی برابر با V_{C2} یا $D_1.V_{in}$ است، ولتاژ خازن C_o به‌صورت زیر خواهد بود

$$\frac{V_{Co}}{V_{in}} = D_1.D_2 \qquad (2)$$

که با فرض برابری چرخه‌های کاری D_1 و D_2 با D، بهره خروجی مبدل به‌صورت رابطه زیر محاسبه می‌شود که مشابه دو مبدل باک سری‌شده است

جدول ۱: مقایسه ساختار پیشنهادی با سایر مبدل‌های کاهنده جدید.

	ساختار پیشنهادی	مرجع [۱۹]	مرجع [۲۰]	مرجع [۲۱]	مرجع [۲۲]
بهره ولتاژ	D^2	D^2	$\frac{D^2}{1-D}$	$\frac{D}{1+2n}$	$\frac{D(1-D)}{n+D(1-D)}$
استرس ولتاژ کلید قدرت	V_{in}	$V_{in}, \sqrt{D}V_{in}$	V_{in}	V_{in}	$V_{in}-V_o$
استرس جریان کلید قدرت	$I_o\sqrt{D}, I_o\sqrt{D}$	$I_o D^{\frac{1}{2}}, I_o D^{\frac{3}{2}}$	$I_o\sqrt{D}, I_o\sqrt{D}$	$\frac{D}{1+2n}\sqrt{D}I_o$	$\frac{1-D}{n+D(1-D)}\sqrt{D}I_o$, $\frac{D}{n+D(1-D)}\sqrt{1-D}I_o$
تعداد کلید قدرت	۲	۲	۲	۲	۲
تعداد دیود	۲	۲	۲	۲	۲
تعداد سلف	۲	۲	۲	۳	۲
تعداد خازن	۳	۲	۳	۳	۲
تعداد کل عناصر	۹	۸	۹	۱۰	۸
جریان خروجی پیوسته	دارد	ندارد	دارد	دارد	ندارد
خازن الکترولیتی	ندارد	دارد	دارد	دارد	دارد

$$\frac{V_{Co}}{V_{in}} = D^2 \quad (۳)$$

برای مبدل پیشنهادی، مقادیر استرس ولتاژ عناصر به‌صورت زیر به‌دست می‌آید

$$V_{S1,\max} = V_{D1,\max} = V_{in} \quad (۴)$$

$$V_{S2,\max} = V_{D2,\max} = D_1.V_{in} \quad (۵)$$

۲-۲ روش طراحی

در این بخش به بررسی نحوه طراحی عناصر مبدل پیشنهادی پرداخته شده است.

۲-۲-۱ طراحی سلف

به‌منظور طراحی سلف‌های مبدل پیشنهادی از روابط زیر استفاده می‌شود. برای محاسبه سلف L_1 داریم

$$L_1 \geq \frac{V_{C1}}{f_s \Delta i_{L1}} D_1 \quad (۶)$$

و برای سلف L_o به‌منظور عملکرد در حالت CCM می‌توان نوشت

$$L_o \geq \frac{V_{C2} - V_{Co}}{f_s \Delta i_{Lo}} D_2 \quad (۷)$$

۲-۲-۲ طراحی خازن

وجود خازن C_1 موجب کاهش ریپل ولتاژ خازن C_2 شده و همچنین موجب کاهش مقدار مؤثر جریان عبوری از دو خازن C_1 و C_2 و پخش یکسان کل ریپل جریان سلف L_o بر روی این دو خازن شده است. با توجه به شکل ۱، ولتاژ دو خازن C_1 و C_2 برابر با ولتاژ ورودی می‌باشد؛ بنابراین با توجه به رابطه زیر و مشتق‌گیری از دو طرف معادله داریم

$$V_{C1} + V_{C2} = V_{in} \xrightarrow{\frac{dv}{dt}} i_{C1} = -i_{C2} \quad (۸)$$

با توجه به مطالب ذکرشده، ریپل ولتاژ بین دو خازن C_1 و C_2 به‌صورت مساوی تقسیم می‌شود. بدین ترتیب طراحی خازن‌های مبدل پیشنهادی می‌توان روابط زیر را در نظر گرفت. برای محاسبه ریپل ولتاژ خازن C_2 داریم

$$r_{C2} \geq \frac{D_1 I_{o1}}{2 f_s (1-D_1) C_2} + \Delta I_{L1}.R_{C2} \quad (۹)$$

و برای خازن C_o به‌منظور عملکرد در حالت CCM می‌توان نوشت

$$r_{Co} \geq \frac{(1-D_2)}{8 L_o f_s^2 C_o} D_2 D_1 V_{in} + \Delta I_{Lo}.R_{Co} \quad (۱۰)$$

که در روابط فوق r_{Co} و r_{C2} ریپل ولتاژ خازن‌های C_o و C_2 و R_{Co} و R_{C2} مقادیر مقاومت سری خازن‌های C_o و C_2 هستند.

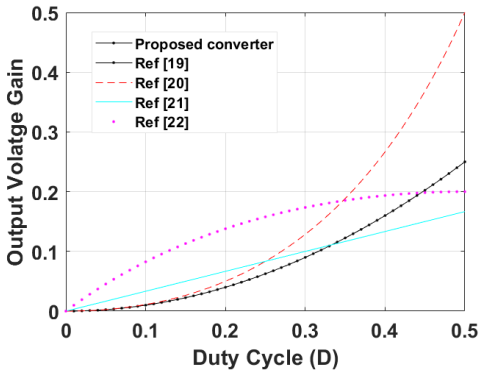
با توجه به (۱۰) برای ریپل ولتاژ مبدل باک می‌توان دریافت که در ناحیه عملکرد مد هدایت پیوسته، مقدار ریپل ولتاژ خروجی مستقل از مقدار بار خروجی بوده و با بزرگ‌تر انتخاب‌نمودن سلف L_o می‌توان خازن خروجی را کوچک‌تر کرد. بدین ترتیب با انتخاب L_o به نحوی که مبدل در ناحیه CCM بوده و مقدار آن به اندازه‌ای بزرگ انتخاب شود که خازن خروجی در حدود ۱۰ میکروفاراد قابل انتخاب باشد، خازن تانتالیوم می‌تواند به جای خازن الکترولیتی مورد استفاده قرار گیرد.

۲-۲-۳ مقایسه ساختار پیشنهادی

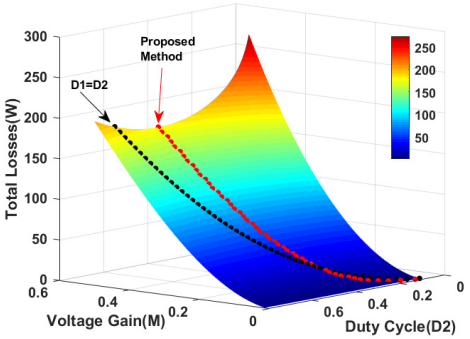
برای نمایش بهره کاهندگی مبدل پیشنهادی، نمودار بهره ولتاژ خروجی مبدل پیشنهادی در شکل ۴ آمده است. همان گونه که مشاهده می‌شود با استفاده از مبدل باک ثانویه سری‌شده در خروجی مبدل اولیه، بهره ولتاژ خروجی کاهش چشم‌گیری را نمایش می‌دهد. علاوه بر این، جدول ۱ مقایسه بیشتری از ساختارهای پیشنهادی و [۱۹] و [۲۰] را ارائه می‌کند. در ساختار [۱۹] از دو مبدل باک سری‌شده استفاده گردیده و ساختار مبدل [۲۰] از دو مبدل باک- بوست سری تشکیل شده است. طبق جدول ۱ و شکل ۴، مبدل پیشنهادی از لحاظ تعداد عناصر مشابه دو ساختار قبلی می‌باشد؛ با وجود این با توجه به استفاده از مبدل باک سری‌شده با مبدل باک- بوست، بهره کاهندگی بالاتری حاصل شده است. همچنین در ساخت مبدل‌های مراجع دیگر از خازن‌های الکترولیتی استفاده شده که منجر به افزایش ابعاد و کاهش طول عمر مبدل خواهد گردید؛ در حالی که در مبدل پیشنهادی از هیچ خازن الکترولیتی استفاده نشده است.

۲-۳ محاسبات تلفات و بازدهی

به‌منظور محاسبه تلفات و بازدهی مبدل پیشنهادی، (۱۱) تا (۱۴) برقرار هستند که در آنها $r_{ds1,2}$ و $r_{fDx1,Dx2}$ به‌ترتیب مقاومت هدایتی کلیدهای



شکل ۴: نمودار بهره مبدل پیشنهادی در مقایسه با ساختار [۱۹] تا [۲۲].



شکل ۵: نمودار تلفات کل مبدل نسبت به چرخه کاری D_2 و بهره ولتاژ (M).

قدرت و مقاومت هدایتی دیودها و همچنین $V_{f\,Dx1,Dx2}$ ولتاژ هدایت دیودهای Dx_1 و Dx_2 است. علاوه بر این، $r_{L1,Lo}$ مقادیر مقاومت‌های ESR سلف‌های مدار می‌باشد. از تلفات خازن‌ها به‌خاطر مقادیر ناچیز صرف نظر شده است. بدین ترتیب تلفات هدایتی (P_{rds}) و کلیدزنی (P_{sw}) کلیدهای قدرت مبدل کاهنده پیشنهادی به‌صورت زیر محاسبه می‌شود که در آن I_{o1} و I_{o2} متوسط جریان‌های خروجی مبدل سری‌شده اول و دوم در شکل ۱ هستند

$$P_{rds1} = r_{ds1} D_1 (I_{o1}^2 + \frac{\Delta I_{L1}^2}{12}) \quad (11)$$

$$P_{rds2} = r_{ds2} D_2 (I_o^2 + \frac{\Delta I_{L2}^2}{12}) \quad (12)$$

$$P_{sw1} = 0.5 V_{in} . I_{o1} (t_r + t_f) f_s \quad (13)$$

$$P_{sw2} = 0.5 D_1 V_{in} . I_o (t_r + t_f) f_s \quad (14)$$

در روابط فوق، زمان‌های افت‌وخیز کلیدهای قدرت با t_r (زمان خیز) و t_f (زمان افت) مشخص شده‌اند. بدین ترتیب تلفات کل مربوط به کلیدهای قدرت برابر خواهد بود با

$$P_{Loss-S_1,S_2} = P_{rds1,2} + P_{sw1,2} \quad (15)$$

برای محاسبه تلفات هدایتی مربوط به مقاومت سری $(P_{rFDx1,2})$ و همچنین مرتبط با ولتاژ هدایتی $(P_{Vf,Dx1,2})$ دیودهای Dx_1 و Dx_2 داریم

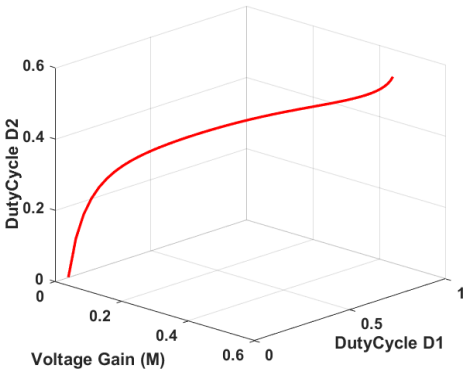
$$P_{rFDx1} = r_{fDx1} . ((1-D_1) D_2 I_o)^2 \quad (16)$$

$$P_{rFDx2} = r_{fDx2} . ((1-D_2) I_o)^2 \quad (17)$$

$$P_{Vf,Dx1} = V_{fDx1} . (1-D_1) D_2 I_o \quad (18)$$

$$P_{Vf,Dx2} = V_{fDx2} . (1-D_2) I_o \quad (19)$$

مطابق روابط فوق برای تلفات کل دیودها خواهیم داشت



شکل ۶: نمودار تغییرات بهره به ازای چرخه‌های کاری D_1 و D_2 در روش پیشنهادی.

$$P_{Loss-D_1,D_2} = P_{rFDx1,2} + P_{VfDx1,2} \quad (20)$$

همچنین برای تلفات سلف‌های مدار داریم

$$P_{L_1} = r_{L1} . (D_2 I_o)^2 \quad (21)$$

$$P_{Lo} = r_{Lo} . I_o^2 \quad (22)$$

نهایتاً تلفات کل و بازدهی مبدل پیشنهادی از طریق روابط زیر قابل محاسبه است

$$P_{Loss,total} = P_{Loss-S_1,S_2} + P_{Loss-D_1,D_2} + P_{L1} + P_{Lo} \quad (23)$$

$$eff = \frac{P_{out}}{P_{Loss,total} + P_{out}} \quad (24)$$

۳- روش پیشنهادی برای افزایش بازدهی

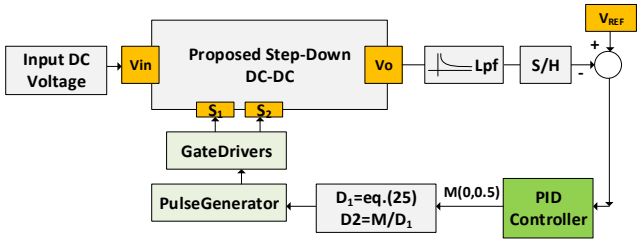
در این مبدل از روشی جدید برای کاهش تلفات کل مبدل استفاده شده است. در این روش با استفاده از رابطه تلفات موجود در (۲۳) و همچنین با رسم نمودار تغییرات تلفات کل، نسبت به تغییرات چرخه کاری D_2 و نسبت به تغییرات بهره ولتاژ در یک نمودار سه‌بعدی، سعی گردیده که کمترین مقادیر تلفات به ازای بهره ولتاژهای مختلف جستجو شده و بهترین مقادیر چرخه کاری D_2 برای دستیابی به حداقل تلفات به‌دست آید. در شکل ۵ نمودار تغییرات تلفات مبدل نسبت به چرخه کاری D_2 و بهره ولتاژ (M)، ترسیم و مقادیر چرخه کاری D_2 با استفاده از روش پیشنهادی با نقاط قرمزرنگ مشخص شده است.

علاوه بر این با توجه به اینکه مقادیر D_1 و D_2 با یکدیگر از طریق رابطه $D_2 = M/D_1$ در ارتباط هستند، نمودار تغییرات چرخه‌های کاری D_1 و D_2 نسبت به تغییرات بهره ولتاژ به صورت شکل ۶ نمایش داده می‌شود. همچنین رابطه ریاضی مربوط به چرخه کاری D_1 با استفاده از رگرسیون چندجمله‌ای درجه ۵ به‌صورت زیر محاسبه می‌گردد

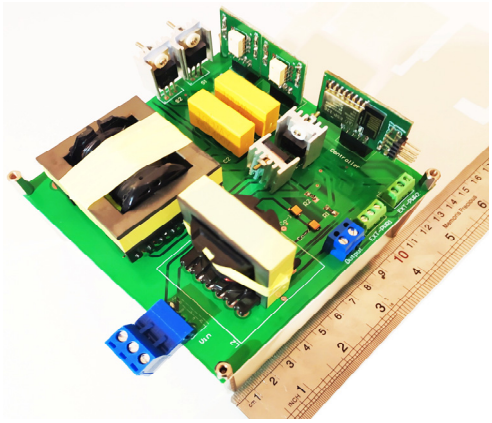
$$D_1 = -80.796 M^5 + 82.202 M^4 - 28.744 M^3 + 2.7893 M^2 + 2.22 M + 0.696 \quad (25)$$

که M بهره ولتاژ خروجی و D_1 چرخه کاری کلید S_1 می‌باشد. در نهایت، مقدار چرخه کاری D_2 برابر با $D_2 = M/D_1$ خواهد بود.

نحوه کنترل مبدل پیشنهادی با استفاده از روش جدید پیشنهادشده در ادامه مورد بررسی قرار می‌گیرد. به‌منظور کنترل سیستم با استفاده از کنترلر PID شماتیک کنترلی شکل ۷ پیشنهاد می‌شود. در این بلوک کنترلی پیشنهادی، ابتدا نویزهای ولتاژ خروجی توسط فیلتر پایین‌گذر Lpf، حذف و سپس توسط واحد sample and hold (S/H) میکروکنترلر نمونه‌برداری می‌شود. پس از آن مقدار ولتاژ مرجع اعمالی به میکروکنترلر



شکل ۷: شماتیک سیستم کنترلی پیشنهادی.



شکل ۸: مبدل کاهنده پیاده‌سازی‌شده.

جدول ۲: مقادیر پارامترهای مورد استفاده در پیاده‌سازی مبدل پیشنهادی.

مشخصه	مقدار	مشخصه	مقدار
V_{in}	۲۰۰ V	درایور گیت	TLP۲۵۰
V_o	۲۰ V	میکروکنترلر	ESP۸۲۶۶ (۱۰ bit Pulse Resolation) ۴۰ kHz Pulse
P_o ؟	۱۰۰ W	R_o ؟	۴ Ω
DutyCycle D_1	۳۱٪	DutyCycle D_2	۳۵٪
Diode Dx_1	۲۰UP۳۰DN $Vf = 1/3$ V rFDx۱ = ۰/۲۶Ω	L_1	۲/۵mH ER۴۲/۲۱ $N = 45$ turns $rL1 = 0/12\Omega$
Diode Dx_2	۲۰B۲۰۰CTH $Vf = 0/9$ V rFDx۱ = ۰/۲۴Ω	L_o	۴۷۰ µH ER۳۵/۲۰ $N = 42$ turns $rLo = 0/1\Omega$
Mosfet S_1	۲۲N۶۰ Rds۱ = ۰/۱۴Ω	Mosfet S_2	IRF۳۷۱۰ Rds۲ = ۰/۰۲۵Ω
C_2 و C_1	MKT ۱µF/۴۰۰V $Rc_{1,2} = 40$mΩ	C_o	Two Tantalum ۲۲uF/۲۵V in series $Rco = 150$mΩ

(V_{REF}) از مقدار نمونه‌برداری‌شده کم گردیده و به ورودی کنترلر PID اعمال می‌شود. سپس خروجی کنترلر PID که در بازه ۰ تا ۰/۵ محدود شده است، به بلوک محاسبه‌گر مقادیر D_1 و D_2 انتقال می‌یابد. در این مرحله مقدار D_1 توسط رابطه ریاضی موجود در (۲۵) محاسبه شده و مقدار D_2 از تقسیم M/D_1 به‌دست می‌آید. همچنین ضرایب PID برای مبدل پیشنهادی از طریق مدل‌سازی در نرم‌افزار متلب–سیمولینک به صورت $K_p = 0/0107$، $K_i = 48/8$ و $K_d = 6e^{-7}$ هستند.

٤- نتایج شبیه‌سازی و عملی

برای پیاده‌سازی مبدل و روش پیشنهادی، مقادیر المان‌ها، پارامترها و نوع میکروکنترلر استفاده‌شده در جدول ۲ آمده و شکل مدار چاپی پیاده‌سازی‌شده برای مبدل کاهنده پیشنهادی در شکل ۸ مشاهده می‌شود. به‌منظور پیاده‌سازی مبدل پیشنهادی در نقطه کاری ذکرشده در جدول ۲ از خازن‌های MKT و خازن تانتالیوم باکیفیت استفاده شده است. در این بخش ابتدا مقادیر ریپل جریان سلف‌ها و ریپل ولتاژ خازن‌ها با استفاده از مقادیر پارامترهای جدول ۲ و (۶)، (۷)، (۹) و (۱۰) محاسبه گردیده و بدین ترتیب ریپل جریان سلف‌های L_1 و L_o به‌صورت زیر محاسبه می‌شود

$$\Delta i_{L1} = \frac{(1-0/31)\times 200}{40000\times 2/5\times 10^{-3}}\times 0/31 = 0/42\,\text{A} \qquad (26)$$

$$\Delta i_{Lo} = \frac{0/31\times 200-20}{40000\times 470\times 10^{-6}}\times 0/35 = 0/78\,\text{A} \qquad (27)$$

همچنین برای ریپل ولتاژ خازن‌های C_2 و C_o داریم

$$r_{C2} \simeq \frac{0/31\times 1/6\text{A}}{2\times 40000\times(1-0/31)\times 10^{-6}} + 0/42\times 0/04\Omega \simeq 9\,\text{V} \qquad (28)$$

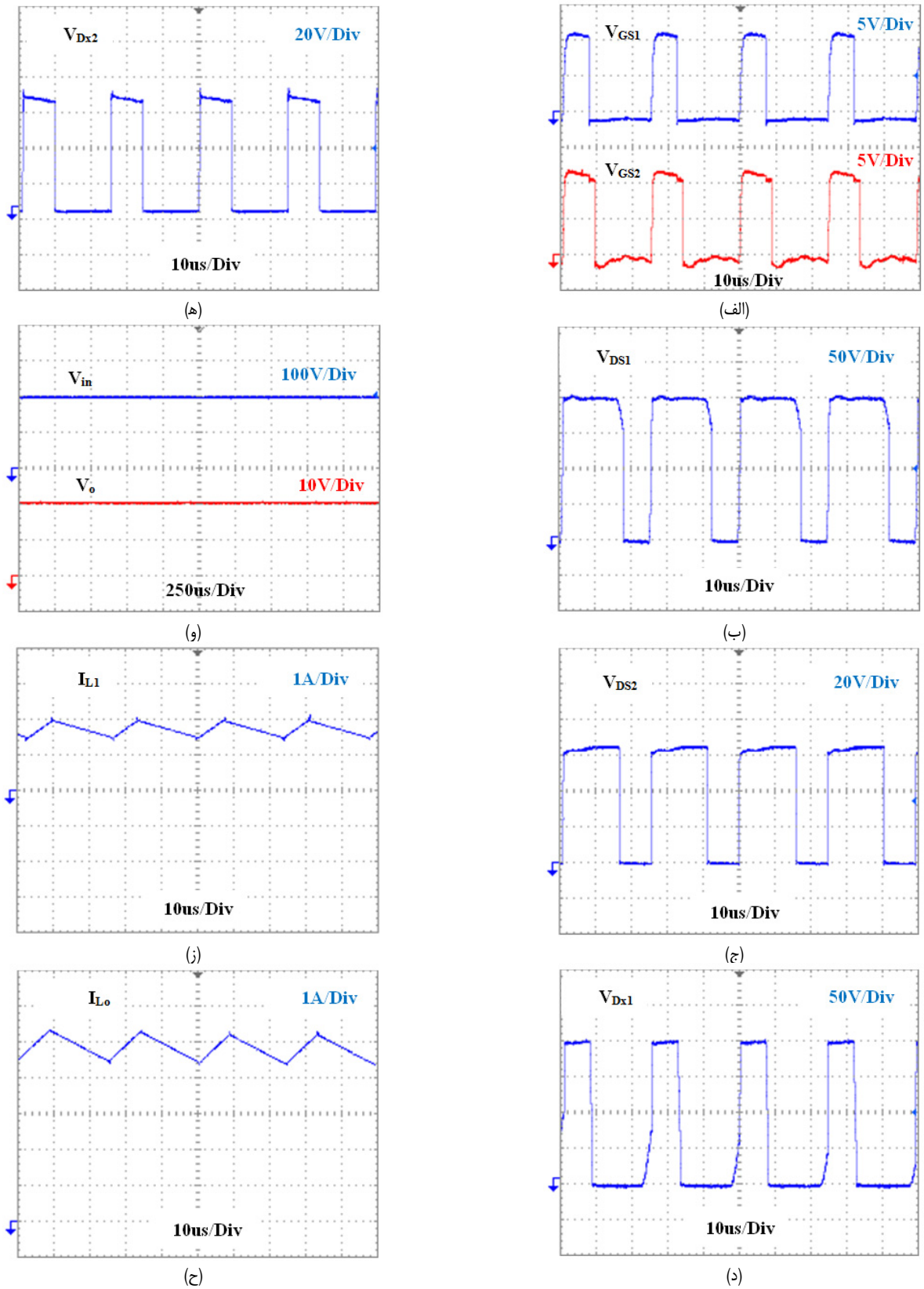
که با وجود ولتاژ ۶۰ ولت بر روی این خازن، درصد ریپل ولتاژ برابر است با

$$\Delta V_{C2}\% = \frac{\frac{\Delta V_{C2}}{2}}{V_{C2}}\times 100 = \frac{\frac{\Delta V_{C2}}{2}}{D_1 V_{in}}\times 100 = 7/2\% \qquad (29)$$

و برای خازن C_o به منظور عملکرد در حالت CCM می‌توان نوشت

$$r_{Co} = \frac{0/65\times 21/7}{8\times 470\times 40000^2\times 11\times 10^{-12}} + 0/234 \simeq 0/24\,\text{V} \qquad (30)$$

که ریپل ولتاژ خروجی برابر خواهد بود با

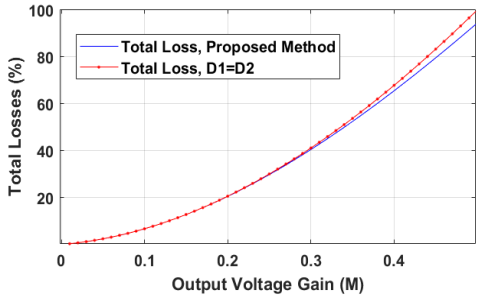


شکل ۹: شکل موج‌های اساسی عملی مبدل پیشنهادی، (الف) شکل موج ولتاژهای گیت-سورس کلیدهای S_1 و S_2، (ب) ولتاژ درین-سورس S_1، (ج) ولتاژ درین- سورس S_2، (د) ولتاژ دیود Dx_1، (ه) ولتاژ دیود Dx_2، (و) شکل موج ولتاژ ورودی و خروجی، (ز) شکل موج جریان سلف L_1 و (ح) شکل موج جریان L_o.

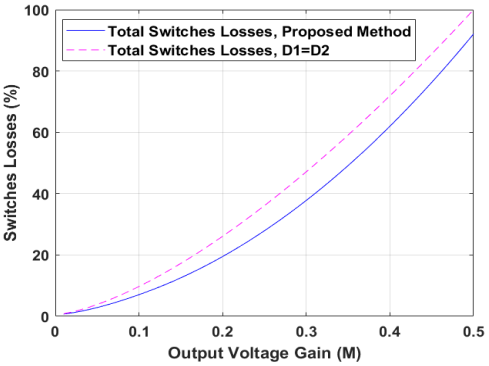
$$\Delta V_{Co}\% = \frac{\frac{\Delta V_{Co}}{2}}{V_{Co}} \times 100 = \frac{\frac{\Delta V_{Co}}{2}}{D_1 D_2 V_{in}} \times 100 = 0.6\% \qquad (31)$$

برای مبدل پیشنهادی، نتایج مقایسه‌ای و ساخت و پیاده‌سازی با درنظرگرفتن شرایط ذکرشده در جدول ۲ برای مقادیر ولتاژ ورودی و خروجی در ادامه آمده است.

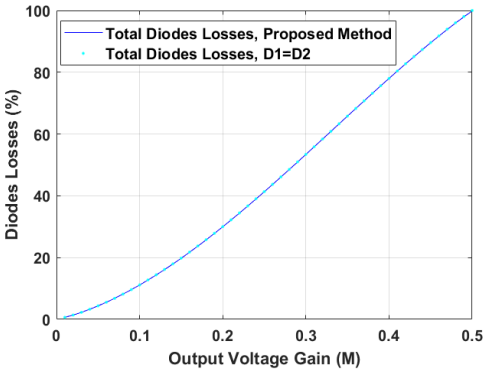
در این بخش شکل موج‌های عملی مبدل پیشنهادی نمایش داده شده است. شکل ۹- الف شکل موج ولتاژهای گیت- سورس کلیدهای S_1 و S_2، شکل ۹- ب ولتاژ درین- سورس S_1، شکل ۹- ج ولتاژ درین- سورس S_2، شکل ۹- د ولتاژ دیود Dx_1، شکل ۹- ه ولتاژ دیود Dx_2،



شکل ۱۰: مقایسه درصد تلفات مبدل با روش پیشنهادی در مقایسه با روش متداول $D_1 = D_2$.



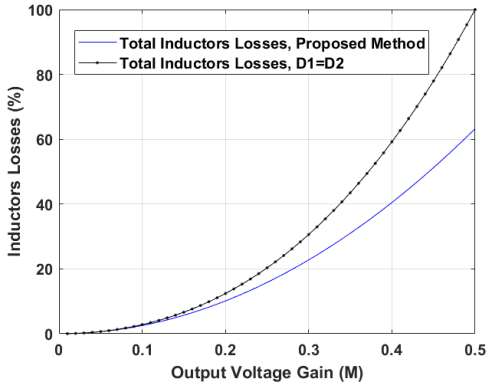
شکل ۱۱: مقایسه درصد کل تلفات کلیدهای قدرت مبدل با روش پیشنهادی در مقایسه با روش متداول $D_1 = D_2$.



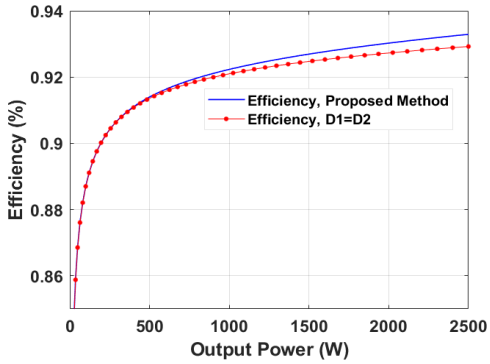
شکل ۱۲: مقایسه درصد کل تلفات دیودهای مبدل با روش پیشنهادی در مقایسه با روش متداول $D_1 = D_2$.

شکل ۹-و شکل موج ولتاژ ورودی و خروجی، شکل ۹-ز شکل موج جریان سلف L_1 و شکل ۹-ح شکل موج جریان L_o است. همچنین خروجی‌های مربوط به میزان کاهش تلفات با استفاده از روش کنترلی جدید و روش متداول $(D_1 = D_2)$ برای تلفات کل مبدل، کلیدهای قدرت، دیودها و سلف‌های مبدل به ترتیب در شکل‌های ۱۰ تا ۱۳ نمایش داده شده‌اند. مطابق این شکل‌ها تلفات کل مبدل، تلفات کل کلیدها و تلفات هدایتی سلف‌ها کاهش تلفات مناسبی را نمایش می‌دهند.

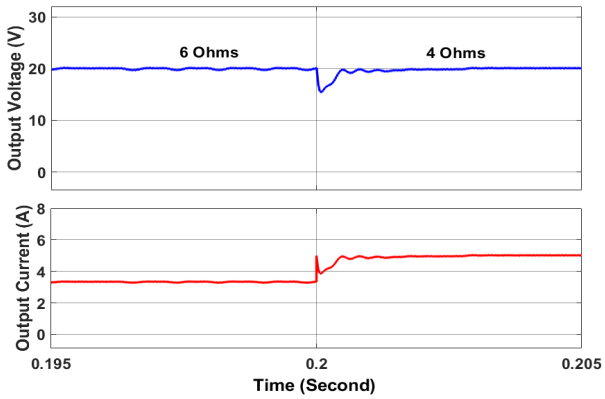
در نهایت، نمودار تغییرات بازدهی با تغییر توان خروجی با استفاده از روش پیشنهادی و با استفاده از روش معمول $D_1 = D_2$ در شکل ۱۴، ارائه و بازدهی هر دو حالت مقایسه شده است. همچنین در این قسمت، نتیجه تأثیر کنترل‌کننده PID با استفاده از ضرایب به‌دست‌آمده توسط مدل‌سازی که مقادیر آن در بخش ۳-۱ آمده، در شکل ۱۵ نمایش داده شده است. در این شکل، یک پله بار اهمی از ۶ اهم به ۴ اهم به ولتاژ مرجع کنترلر اعمال گردیده و ولتاژ و جریان خروجی به‌دست‌آمده از خروجی مبدل نمایش داده شده است.



شکل ۱۳: مقایسه درصد تلفات هدایتی سلف‌های مبدل با روش پیشنهادی در مقایسه با روش متداول $D_1 = D_2$.



شکل ۱۴: نمودار بازدهی مبدل با استفاده از روش پیشنهادی در مقایسه با روش متداول.



شکل ۱۵: شکل موج ولتاژ و جریان خروجی مبدل با سیستم کنترلی حلقه بسته به تغییر پله بار از ۶ اهم به ۴ اهم در خروجی.

۵- نتیجه‌گیری

در این مقاله، یک مبدل DC-DC کاهنده مبتنی بر باک و باک-بوست پیشنهاد شد و مورد بحث، تجزیه و تحلیل ریاضی قرار گرفت. همچنین یک روش پیشنهادی به‌منظور کاهش تلفات کل مبدل باک پیشنهاد شد و نهایتاً نتایج مربوط به کاهش تلفات مبدل با استفاده از روش جدید ارائه گردید. همچنین به‌منظور پیاده‌سازی مبدل پیشنهادی از خازن‌های غیرالکترولیتی استفاده شد که منجر به افزایش طول عمر مبدل و کاهش ابعاد گردید و نهایتاً یک مبدل نمونه با توان خروجی ۱۰۰ وات پیاده‌سازی و نتایج ساخت ارائه شده است.

مراجع

[1] S. G. Sani, M. R. Banaei, and S. H. Hosseini, "Analysis and implementation of an isolated high step-down converter with

interleaved output for low voltage applications," *International J. of Circuit Theory and Applications*, vol. 50, no. 12, pp. 4459-4477, Jul. 2022.
[2] M. R. Banaei and S. G. Sani, "Analysis and implementation of a new SEPIC-based single-switch buck-boost DC-DC converter with continuous input current," *IEEE Trans. on Power Electronics*, vol. 33, no. 12, pp. 10317-10325, Dec. 2018.
[3] F. Marvi, E. Adib, and H. Farzanehfard, "Efficient ZVS synchronous buck converter with extended duty cycle and low-current ripple," *IEEE Trans. on Industrial Electronics*, vol. 63, no. 9, pp. 5403-5409, Sept. 2016.
[4] M. Vesali, H. Ranjbar, and F. Ghafoorian, "A new soft-switching high step-down DC-DC converter for voltage regular module application," *IET Circuits, Devices & Systems*, vol. 16, no. 2, pp. 136-146, Jul. 2021.
[5] K. Yao, Y. Qiu, M. Xu, and F. C. Lee, "A novel winding-coupled buck converter for high-frequency, high-step-down DC-DC conversion," *IEEE Trans. on Power Electronics*, vol. 20, no. 5, pp. 1017-1024, Sept. 2005.
[6] T. Modeer, S. Norrga, and H. P. Nee, "High-voltage tapped-inductor buck converter utilizing an autonomous high-side switch," *IEEE Trans. on Industrial Electronics*, vol. 62, no. 5, pp. 2868-2878, May 2015.
[7] C. T. Pan, C. F. Chuang, and C. C. Chu, "A novel transformerless interleaved high step-down conversion ratio DC-DC converter with low switch voltage stress," *IEEE Trans. on Industrial Electronics*, vol. 61, no. 10, pp. 5290-5299, Oct. 2014.
[8] K. I. Hwu, W. Z. Jiang, and Y. T. Yau, "Nonisolated coupled-inductor-based high step-down converter with zero DC magnetizing inductance current and nonpulsating output current," *IEEE Trans. on Power Electronics*, vol. 31, no. 6, pp. 4362-4377, Jun. 2016.
[9] O. Kirshenboim and M. M. Peretz, "High-efficiency nonisolated converter with very high step-down conversion ratio," *IEEE Trans. on Power Electronics*, vol. 32, no. 5, pp. 3683-3690, May 2017.
[10] F. Marvi, E. Adib, and H. Farzanehfard, "Efficient ZVS synchronous buck converter with extended duty cycle and low-current ripple," *IEEE Trans. on Industrial Electronics*, vol. 63, no. 9, pp. 5403-5409, Sept. 2016.
[11] M. A. Kumar and R. Bhakthavatchalu, "FPGA based delay PUF implementation for security applications," in *Proc. Int. Conf. on Technological Advancements in Power and Energy, TAP Energy'17*, 6 pp., Kollam, India, 21-23 Dec. 2017.
[12] A. Mostaan, S. A. Gorji, M. N. Soltani, and M. Ektesabi, "A novel single switch transformerless quadratic DC/DC buck-boost converter," in *Proc. 19th European Conf. on Power Electronics and Applications, EPE'17 ECCE Europe*, 6 pp., Warsaw, Poland, 11-14 Sept. 2017.
[13] M. Uno and A. Kukita, "PWM switched capacitor converter with switched-capacitor-inductor cell for adjustable high step-down voltage conversion," *IEEE Trans. on Power Electronics*, vol. 34, no. 1, pp. 425-437, Jan. 2019.
[14] A. Ganjavi, H. Ghoreishy, and A. A. Ahmad, "A novel single-input dual-output three-level DC-DC converter," *IEEE Trans. on Industrial Electronics*, vol. 65, no. 10, pp. 8101-8111, Oct. 2018.
[15] H. Kose and M. T. Aydemir, "A step-down isolated three-phase IGBT boost PFC rectifier using a novel control algorithm with a novel start-up method," *Turkish J. of Electrical Engineering and Computer Sciences*, vol. 29, no. 2, pp. 978-993, Mar. 2021.
[16] C. Tu, R. Chen, and K. D. T. Ngo, "Series-resonator buck converter-viability demonstration," *IEEE Trans. on Power Electronics*, vol. 36, no. 9, pp. 9693-9697, Sep. 2021.
[17] S. Khalili, N. Molavi, and H. Farzanehfard, "Soft-switched asymmetric interleaved WCCI high step-down converter with low-voltage stress," *IEEE J. of Emerging and Selected Topics in Power Electronics*, vol. 9, no. 6, pp. 6692-6699, Dec. 2021.
[18] S. P. Syrigos, G. C. Christidis, T. P. Mouselinos, and E. C. Tatakis, "A non-isolated DC-DC converter with low voltage stress and high step-down voltage conversion ratio," *IET Power Electronics*, vol. 14, no. 6, pp. 1219-1235, Mar. 2021.
[19] M. L. Nejad, M. Esteki, R. Heidari, and E. Adib, "An improved cascade buck converter for high step-down DC-DC applications," *IEEE J. of Emerging and Selected Topics in Industrial Electronics*, vol. 3, no. 3, pp. 626-634, Jul. 2022.
[20] L. Zhu, *et al.*, "Buck-boost type high step-down low power modular converter for medium voltage DC systems," *IEEE Trans. on Power Electronics*, vol. 38, no. 1, pp. 634-646, Jan. 2023.
[21] D. Cheshmdehmam, E. Adib, and H. Farzanehfard, "Soft-switched nonisolated high step-down converter," *IEEE Trans. Ind. Electron.*, vol. 66, no. 1, pp. 183-190, Jan. 2019.
[22] M. Hajiheidari, H. Farzanehfard, and M. Esteki, "Asymmetric ZVS buck converters with high-step-down conversion ratio," *IEEE Trans. Ind. Electron.*, vol. 68, no. 9, pp. 7957-7964, Sept. 2021.

محمدرضا بنائی در سال ۱۳۷۳ مدرک کارشناسی مهندسی برق قدرت خود را از دانشگاه تبریز و در سال ۱۳۷۸ مدرک کارشناسی ارشد مهندسی برق کنترل خود را از دانشگاه صنعتی امیر کبیر دریافت نمود و پس از آن در سال ۱۳۸۴ مدرک دکتری مهندسی برق قدرت را از دانشگاه تبریز اخذ نمود. هم‌اکنون ایشان استاد گروه مهندسی برق دانشکده فنی دانشگاه شهید مدنی آذربایجان می‌باشد. زمینه‌های علمی مورد علاقه نام‌برده متنوع بوده و شامل موضوعاتی مانند طراحی و کنترل مبدل‌های الکترونیک قدرت، سیستم‌های انرژی تجدید پذیر، کیفیت توان، ادوات FACTS و خودرو های برقی است.

سجاد قابلی ثانی در سال ۱۳۷۱ در شهرستان سراب به دنیا آمده است. وی تحصیلات خود را در مقاطع کارشناسی و کارشناسی ارشد و دکتری برق قدرت به‌ترتیب در سال‌های ۱۳۹۴، ۱۳۹۶ و ۱۴۰۲ از دانشگاه شهید مدنی تبریز دریافت به پایان رسانده است. او در حال حاضر دانش‌آموخته دکتری از دانشگاه شهید مدنی آذربایجان بوده و زمینه‌های علاقه‌مندی وی شامل انرژی‌های نو، مبدل‌های DC-DC، خودروهای الکتریکی و مبدل‌های تشدیدی می‌باشد.